

ブラシモータ PWM 駆動回路における還流経路の検討 — StampFly モータドライバ回路の解析 —

非会員 伊藤 恒平* 非会員 秋田 純一**

Study on Freewheeling Path in Brushed Motor PWM Drive Circuit — Analysis of StampFly Motor Driver Circuit —

Kohei Ito*, Non-member, Junichi Akita**, Non-member

In PWM-driven brushed motors, a bypass capacitor is commonly placed across the motor for EMI suppression. This paper demonstrates, through electromechanical simulation with a two-stage Foster model, that under specific design conditions such a capacitor can serve as the freewheeling path, allowing the elimination of a separate freewheeling diode. The model is validated by measured motor current waveforms at PWM duties of 10%, 50%, and 70%. Although the 100 nF configuration ensures voltage safety, it produces reversed current in the OFF period; the capacitance can be used as a design variable to suppress this without raising the PWM frequency, which would compromise the microcontroller PWM resolution. With the recommended 470 nF–1 μ F, simulation predicts a 26% reduction in rise time and improved operating-point gain linearity. The StampFly drone motor driver ($f_{\text{PWM}} = 150$ kHz) serves as case study.

キーワード：ブラシモータ, PWM 駆動, スナバ回路, 還流回路, ドローン

Keywords: brushed motor, PWM drive, snubber circuit, freewheeling, drone

1. はじめに

DC モータ（ブラシモータ）は、構造の単純さと安価な価格から広く用いられている。回転数は電流に依存するが、そのコイル電流の制御には、マイコンによる高精度な時間制御で実現容易性から、ON 時間の比率（Duty 比 D ）で平均電流を制御する方式である PWM 駆動が広く用いられる。ただし PWM 駆動は、コイルの ON/OFF を繰り返すため、そのたびにコイルの電流値が大きく変化し、それによる電磁誘導によって高い電圧（サージ電圧）が発生する。このサージ電圧による特に駆動する MOSFET の破壊を防ぐため、DC モータと並列にフリーホイールダイオードを接続するのが一般的である。これらの保護回路は、一般的にスナバ回路と呼ばれる。

一方、小型 DC モータではブラシ由来の電磁ノイズ（EMI）抑制のため、モータと並列にコンデンサを接続するのが一般的である。このコンデンサが再生ダイオードの還流機能をも兼ねることができれば、ダイオードを省略して部品点数を削減できる。特に小型マルチコプタ（ドローン）では、基板面積や重量の制約が厳しく、部品削減の実

用的意義は大きい。

本稿では、小型ドローン StampFly⁽¹⁾ のモータドライバ回路を対象として、ノイズ対策用コンデンサが還流経路を兼ねる回路構成の動作を電気機械連成シミュレーションで解析する。そしてそれを用いて、一般的に用いられる還流ダイオード方式との比較と、動作特性と設計指針を論じる。PWM 駆動でモータ電流の変動を抑えるには PWM 周波数を高めるのが一般的だが、PWM 周波数を上げるとマイコンのタイマで生成できる Duty 比の段階数が減少し、目標回転数の設定分解能が低下する。本研究の新規性は、コンデンサ容量を設計変数として用いることで、PWM 周波数を据え置いたまま電流変動を抑え、応答性と Duty 設定分解能を両立できる点を示したことにある。

2. 関連研究

スナバ回路は、スイッチング素子の破壊や EMI を防ぐ保護回路として用いられ、主な方式は次の 3 種類である。

RC スナバ 抵抗とコンデンサを用いる

RCD スナバ 抵抗とコンデンサとダイオードを用いる

アクティブクランプ スwitching素子を用いて能動的に制御する

初期は抵抗とコンデンサによる定数最適化⁽²⁾ が示され、MOSFET や IGBT の普及に伴い素子蓄積エネルギーの電源回生方式⁽³⁾⁽⁴⁾ や共振活用の低損失化⁽⁵⁾ が検討された。受動スナバによるターンオフ損失低減⁽⁶⁾、SiC・GaN 素子

* 金沢工業大学

Kanazawa Institute of Technology

Email: kouhei_ito@neptune.kanazawa-it.ac.jp

** 金沢大学

Kanazawa University

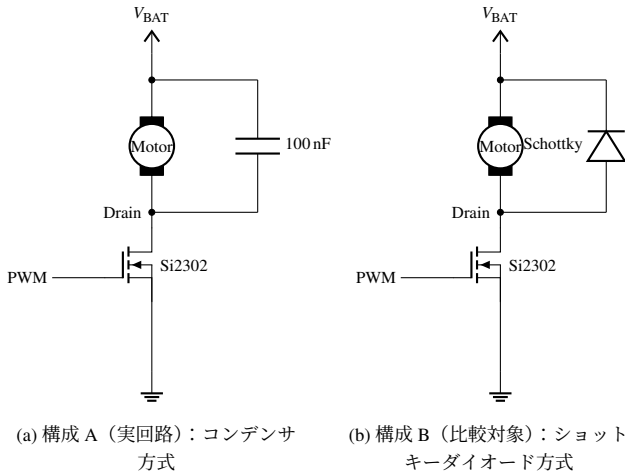


Fig. 1.: Motor driver circuit configurations.

の寄生要素解析⁽⁷⁾⁽⁸⁾、ゼロ電圧遷移 PWM⁽⁹⁾、RCD スナバの再評価⁽¹⁰⁾ など、応用は広がっている。

また従来から、小型 DC モータと並列にコンデンサをとりつける構成は一般的に用いられるが、これは電磁ノイズ (EMI) 抑制が主な目的であり、スナバ回路とは目的が異なる。

特に近年の SiC・GaN スナバ研究⁽⁷⁾⁽⁸⁾ は寄生要素解析が中心であり、能動的損失低減⁽⁹⁾⁽¹⁰⁾ を含めても、マイコンの Duty 設定分解能のような組込み実装側の制約を設計変数とした事例は少ない。本研究は、この実装制約とコンデンサ容量の関係を小型コアレスブラシモータの RC 方式について定量化する点で先行研究と異なる。

3. 対象回路とそのモデル化

〈3・1〉 対象とするモータ駆動回路 StampFly⁽¹⁾ は M5Stack 社の小型マルチコプタであり、4 基のコアレスブラシモータ (716 型) を N-ch MOSFET (Si2302) による PWM 駆動で制御する。StampFly のモータ駆動回路の構成を Fig. 1(a) (以下、この構成を「構成 A」と呼ぶ) に示す。一般的には、Fig. 1(b) のように、モータと並列にフリーホイールダイオードを配置する (以下、この構成を「構成 B」と呼ぶ) が、その位置に、100 nF のコンデンサが配置されている。この構成では、PWM OFF 期間にはモータのインダクタンスに蓄えられたエネルギーがコンデンサを充電し、ドレイン電圧 V_D が V_{BAT} を超えて上昇する。蓄積されたエネルギーは次の ON 期間以降の電流ループでやり取りされ、コンデンサが還流経路として機能する。通常、ブラシモータにはノイズ対策としてコンデンサを並列に接続するため、このコンデンサが還流機能を兼ねればフリーホイールダイオードを省略でき、部品を 1 点削減できる。

フリーホイールダイオードを用いる一般的な還流方式では、PWM OFF と同時にモータ電流はショットキーダイオードを通じて還流し、ドレイン電圧は $V_D = V_{BAT} + V_{fw}$ にクランプされる。ここで V_{fw} はダイオードの順方向電圧降下であり、概ね 0.3~0.5 V である。なお実用上はこの

構成でもノイズ対策用コンデンサを併設するのが通常であり、その場合の部品点数はダイオード+コンデンサの 2 点である。

〈3・2〉 PWM 周波数とインダクタンスの制約 理想的な PWM 駆動ではモータ電流が常に正の電流連続モード (CCM) で動作する。OFF 期間 $(1-D)T_{PWM}$ 中に電流が指数減衰する時定数は $\tau_e = L/R$ である。これが OFF 期間より十分長い条件 $\tau_e \gg (1-D)T_{PWM}$ を $T_{PWM} = 1/f_{PWM}$ で書き直すと $Lf_{PWM} \gg R(1-D)$ となり、これを満たすとき CCM である。DC-DC コンバータでは電流が 0 を切るか否かで CCM と DCM (電流不連続モード) を区別するが、構成 A では LC 共振により電流が負側にも振れる。本稿では負側に振れない狭義の電流連続モードを strict CCM と呼ぶ。しかし小型コアレスモータではインダクタンスが $L \approx 1 \mu\text{H}$ オーダと小さく、CCM を実現するには PWM 周波数を高くするか、外付けチョークコイルを追加する必要がある。小型ドローンでは基板面積の制約からチョークコイルの実装は困難であり、マイコンの Duty 設定分解能の制約から PWM 周波数を高くすることも難しい。

構成 B では CCM が維持されないと OFF 期間中にモータ電流がゼロでクランプされ、DCM に移行する。一方、構成 A の OFF 期間ではコンデンサとインダクタンスが LC 共振回路を形成し、電流が振動的に変化する。コンデンサ容量 C_C が小さい場合、電流は一旦負側に振れた後 ON 期間に復帰し、構成 B のような単純なゼロクランプとは異なる動作になる。

この動作の詳細な解析と、 C_C と電流連続性の度合いの設計可能については、5 節で述べる。

〈3・3〉 モータインピーダンスのモデル化 コアレスブラシモータの巻線は表皮効果や近接効果による周波数依存損失を生じるため、単一の $R-L$ 直列モデルでは PWM 周波数帯のインピーダンスを十分に再現できない。そこでベクトルネットワークアナライザ (NanoVNA-F V2⁽¹¹⁾) を用いて、10 kHz から 1 MHz までの 101 点でモータインピーダンスの周波数特性を測定し、その結果から式 (1) の Foster 形⁽¹²⁾2 段 RL ラダー⁽¹³⁾ でモデル化した。

$$Z_m(s) = R_s + sL_s + \sum_{k=1}^2 \frac{sL_k R_k}{R_k + sL_k} \quad (1)$$

式 (1) が表す素子の接続関係を Fig. 2 に示す。PWM キャリア周波数 150 kHz 付近の精度を重視した重み付き最小二乗法で同定したパラメータを Table 1 に示す。DC 動作時には並列ブロック内の sL_k 枝が短絡となり R_k も短絡されるため、有効な直列抵抗は R_s のみになる。PWM スwitching の μs スケールの過渡応答では高周波極限の漏れインダクタンス L_s が支配し、 L_1, L_2 は Foster 各段の周波数依存損失を表す。なお本モデルは PWM スwitching の μs スケールに特化し、ms スケールの整流子リップルは陽には扱わない。

〈3・4〉 ON 期間の回路動作 PWM ON 期間には

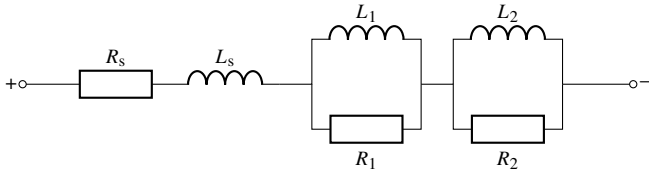


Fig. 2.: Foster type-I two-stage RL ladder model of motor winding impedance $Z_m(s)$. The series R_s and L_s represent the DC winding resistance and leakage inductance; the two parallel $L_k \parallel R_k$ stages capture the frequency-dependent skin/proximity losses. The MNA simulator stamps these elements directly.

Table 1.: Circuit and motor parameters of StampFly motor driver.

Parameter	Symbol	Value
Battery voltage	V_{BAT}	3.7 V
PWM frequency	f_{PWM}	150 kHz
Capacitor (Config A)	C_C	100 nF
<i>Foster motor model</i>		
Series resistance	R_s	0.593 Ω
Series inductance	L_s	0.788 μH
Foster R_1	R_1	0.842 Ω
Foster L_1	L_1	1.967 μH
Foster R_2	R_2	1.377 Ω
Foster L_2	L_2	0.611 μH
<i>Mechanical and load</i>		
BEMF / torque constant	$K_e = K_t$	$5.35 \times 10^{-4} \text{ V} \cdot \text{s} / \text{rad}$
Viscous friction	B	0
Propeller torque coeff.	C_Q	$9.72 \times 10^{-11} \text{ N} \cdot \text{m} \cdot \text{s}^2 / \text{rad}^2$
Propeller thrust coeff.	C_T	$1.004 \times 10^{-8} \text{ N} \cdot \text{s}^2 / \text{rad}^2$
Total inertia	J	$5.31 \times 10^{-8} \text{ kg} \cdot \text{m}^2$
MOSFET on-resistance	$R_{ds(on)}$	0.065 Ω
MOSFET V_{DS} rating	$V_{DS,max}$	20 V

MOSFET が導通し、ドレイン電圧は $V_D \approx 0$ となる。このとき主たる電流経路はバッテリーからモータを経て MOSFET に至る経路であり、Foster モデルの直列成分のみを取り出せば

$$V_{BAT} = L_s \frac{di}{dt} + (R_s + R_{ds(on)})i + K_e \omega \quad (2)$$

が近似的に成り立つ。同時に、コンデンサ C_C は VDD-Drain 間で V_{BAT} の電位差に充電される。OFF 期間にドレイン電圧が V_{BAT} を超えて上昇した状態から ON 期間に遷移すると、コンデンサが V_{BAT} に再充電されるまでの間は、モータ経路とコンデンサ経路が並列回路を構成する。コンデンサの充電が完了すると回路はモータ単独の経路に戻る。

〈3・5〉 OFF 期間の LCR 共振 MOSFET が OFF になると、バッテリーからの電流供給が遮断される。モータのインダクタンスに蓄えられたエネルギーにより電流が流れ続け、その電流はモータ-コンデンサ C_C -モータの閉ループを形成する。高周波極限では Foster 並列段の L_k 枝が開放となり R_k に漸近するため、等価的に有効抵抗

$R_{eff} = R_s + R_1 + R_2$ 、 L_s 、 C_C からなる直列共振回路となる。逆起電力 $K_e \omega$ は機械系時定数 ($\sim 100 \text{ ms}$) のスケールで一定とみなせるので、過渡成分の特性方程式は

$$L_s s^2 + R_{eff} s + \frac{1}{C_C} = 0 \quad (3)$$

となる。固有角周波数 ω_n と減衰比 ζ は

$$\omega_n = \frac{1}{\sqrt{L_s C_C}}, \quad \zeta = \frac{R_{eff}}{2} \sqrt{\frac{C_C}{L_s}} \quad (4)$$

で与えられ、Table 1 の数値 ($L_s = 0.788 \mu\text{H}$ 、 $C_C = 100 \text{ nF}$ 、 $R_{eff} = R_s + R_1 + R_2 \approx 2.8 \Omega$) を用いると $\omega_n = 3.56 \times 10^6 \text{ rad/s}$ ($f_n \approx 567 \text{ kHz}$)、 $\zeta \approx 0.5$ であり、不足減衰 ($\zeta < 1$) ながら強い減衰挙動を示す。すなわち OFF 期間の電流は LC 共振で振動的に変化する。LC 共振の半周期 $\tau_{LC} = \pi / \omega_n = \pi \sqrt{L_s C_C}$ と PWM OFF 期間の長さ $t_{off} = (1 - D)T_{PWM}$ との比 t_{off} / τ_{LC} が、構成 A の動作を特徴づけるパラメータである。

〈3・6〉 電気機械連成モデルとそのシミュレータ

〈3・5〉節では構成 A の OFF 期間挙動を直列 LCR 共振として解析的に評価した。実回路には巻線の周波数依存損失や非線形素子、機械系といった追加要素があり、これらを統合した過渡応答の定量的解析が必要である。そこで、〈3・3〉節で同定した Foster 形 2 段 RL ラダー (Fig. 2)、MOSFET のオン抵抗 $R_{ds(on)}$ 、ボディダイオード、構成 B のショットキーダイオード、慣性 J とプロペラ空力負荷 $C_Q \omega^2$ からなる機械系を統合した電気機械連成シミュレータを修正節点解析 (Modified Nodal Analysis, MNA) ベースで構築した。

本シミュレータは各回路素子をプログラム上のオブジェクトとして実装し、それらを接続することで任意の回路を組み立てられる。各素子は自身もたらず電圧・電流の関係式を回路全体の連立方程式に追加し、これを各時刻で解いて節点電圧と素子電流の時間波形を得る。機械系の運動方程式 ($J\dot{\omega} + B\omega + C_Q \omega^2 = K_t i$) も同じ連立方程式系に組み込み、電気系と機械系を一体として解いている。

時間積分は Backward Euler、非線形素子は Newton-Raphson で解き、固定ステップは $\Delta t = 44 \text{ ns}$ とし、構成 B 600 kHz 時のみ 22 ns とした。なお、Foster 形 2 段 RL ラダーの R_1, L_1, R_2, L_2 は〈3・3〉節のインピーダンス測定から、逆起電力定数 K_e は無負荷 $V-\omega$ 実測の線形回帰 ($B \geq 0$ 制約) から、プロペラ負荷係数 C_Q, C_T は推力測定からそれぞれ決定した。

〈3・7〉 モータ電流波形の実測を通じたモデルの妥当性の検証

定常状態におけるモータ電流波形を測定するために、Fig.3 の回路を構成した。Fig.1(a) の StampFly の DC モータ部に、電流検出用の抵抗 $R_{sens} = 0.1 \Omega$ を配置し、その両端電圧を高速オペアンプ (日清紡マイクロデバイス・NJU77701F) を用いた非反転増幅器を用いて増幅し、電流波形の出力 $V_{current}$ を得る。なお StampFly の

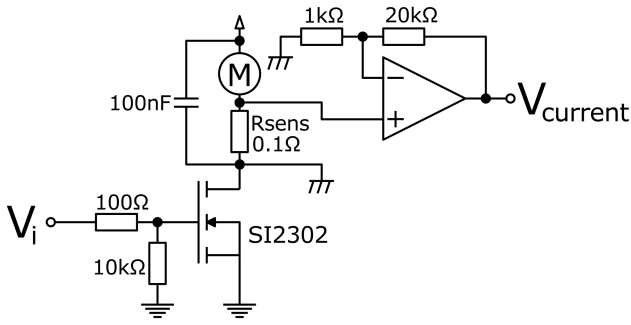


Fig. 3.: Circuit of current measurement.

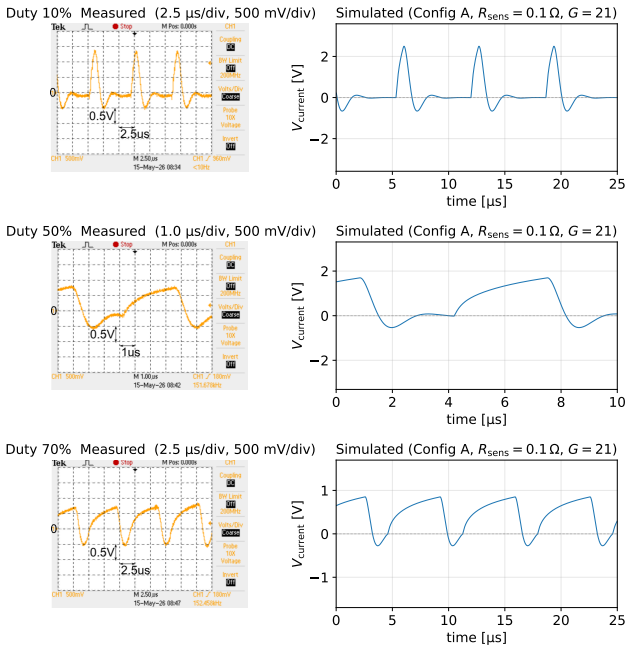


Fig. 4.: Measured (left) and simulated (right) current waveforms for PWM duty of (a)10%, (b)50%, and (c)70%.

GND とオペアンプ回路の GND は電氣的に分離されている。駆動信号 V_i に PWM デューティ比 10%, 50%, 70% の PWM 波を与え、定常状態になったあとの電流波形を記録した。構築したシミュレータによって求めた電流波形とあわせて Fig.4 に示す。波形形状はシミュレーションと実測でよく一致しており、シミュレーションモデルと数値解法の妥当性が確認できる。一方、波形振幅は Duty が低いほどシミュレーションが実機より大きく出る傾向があり、これは Foster 形 2 段モデルが捕捉しない配線抵抗、コンデンサ ESR、ブラシ接触抵抗等の寄生損失が実機側で振動を減衰させるためと考えられる。

〈3・8〉 ドレイン電圧のピーク値とコンデンサ容量の関係 OFF 遷移時のドレイン電圧のピーク値は MOSFET の安全性を決定する。 $\zeta < 1$ のとき、インダクタンスに蓄えられたエネルギー $\frac{1}{2}L_s I_{pk}^2$ がほぼ全てコンデンサに移行するため、エネルギー保存則から

$$\frac{1}{2}L_s I_{pk}^2 = \frac{1}{2}C_C \Delta V^2 \quad (5)$$

よりドレイン電圧の上昇量は

Table 2.: $V_{D,pk}$ vs capacitance (theoretical upper bound at $I_{pk} = I_{DC} = 2.74$ A, $L_s = 0.788$ μ H).

C_C [nF]	10	23	47	100	220	470
ΔV [V]	24.3	16.0	11.2	7.7	5.2	3.6
$V_{D,pk}$ [V]	28.0	19.7	14.9	11.4	8.9	7.3

$$\Delta V = I_{pk} \sqrt{\frac{L_s}{C_C}} \quad (6)$$

と近似できる。ここで $\sqrt{L_s/C_C}$ は回路の特性インピーダンスである。MOSFET の安全条件 $V_{D,pk} = V_{BAT} + \Delta V < V_{DS,max}$ より、コンデンサ容量の下限は

$$C_C > \frac{L_s I_{pk}^2}{(V_{DS,max} - V_{BAT})^2} \quad (7)$$

与えられる。

評価すべき I_{pk} の上限は連続 DC 定常電流 I_{DC} である。これは PWM 駆動で Duty $\rightarrow 1$ の極限では OFF 期間がゼロに近づき、ON 期間中に電氣的時定数 $\tau_e = L_s/R_s = 1.33$ μ s で電流が完全に立ち上がる結果、瞬時最大電流が I_{DC} に下から漸近するためである。本回路の DC スイープシミュレーションでは $V_{BAT} = 3.7$ V で $I_{DC} = 2.74$ A であり、これは実際の I_{pk} の上界に相当するため、PWM 駆動の I_{pk} 上限として採用する。 $V_{DS,max} = 20$ V のとき式 (7) より $C_{min}^{(V)} \approx 23$ nF となり、 $C_C = 100$ nF は十分な余裕がある。

Table 2 に各容量での $V_{D,pk}$ の理論上限を示す。 $C_C = 23$ nF では Si2302 定格内 ($V_{D,pk} \approx 19.7$ V)、 $C_C = 47$ nF で 14.9 V、 $C_C = 100$ nF で 11.4 V と十分な余裕が確保される。

なお式 (6) はエネルギー保存則による理論上限であり、実際は Foster 並列段 R_1, R_2 および直列の $R_{ds(on)}$ による減衰で理論上限の半分程度に抑制される。一方、起動時には ω が低く逆起電力 $K_e \omega$ が効かないため、電流が $I_{stall} = V_{BAT}/R_s \approx 6.2$ A まで上昇しうる。機械系時定数 $\tau_m \approx 110$ ms の最初の数十 ms に $D \geq 0.7$ の高 Duty で PWM 駆動すると $V_{D,pk}$ が定格を超え得るが、実機では Duty を τ_m オーダで緩やかに上昇させる ramp 制御により I_{stall} 到達前に ω が立ち上がり回避される。

電圧安全条件 $C_C \geq C_{min}^{(V)}$ は下限のみで、 C_C の選定には電流連続性や duty 制御性も合わせて考慮する必要がある。これらは 4 章と 5 章で扱う。

4. シミュレーションによる動作特性の検証

〈4・1〉 構成 A と構成 B の直流駆動との比較 Fig. 5 に、構成 A ($C_C = 100$ nF)、構成 B (ショットキー)、および直流駆動 ($V = D \cdot V_{BAT}$ 、PWM なし) の 3 系統について、Duty 0.1~0.9 (11 点) での平均モータ電流、定常角速度、推力を示す。

低 Duty 域 ($D \leq 0.25$) で構成 A の推力が直流駆動を上回るのは、OFF 期間にコンデンサ電圧が V_{BAT} を超え、ON 期間のモータへの放電で実効電圧が時間平均値より高くな

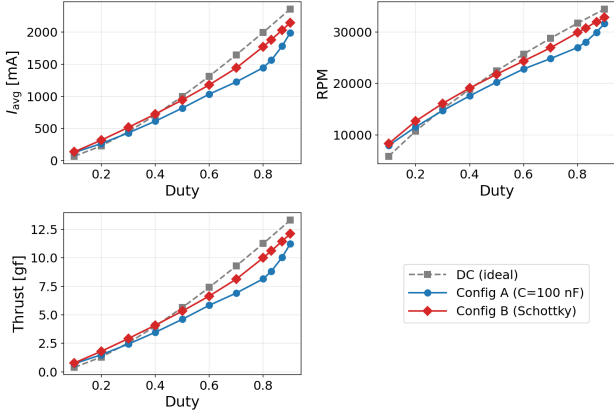


Fig. 5.: Steady-state comparison of Config A ($C_C = 100$ nF), Config B (Schottky), and DC drive ($f_{PWM} = 150$ kHz, 11 duty points). Subplots: I_{avg} , RPM, thrust vs duty.

Table 3.: Threshold capacitance $C_{min}^{(I)}(D)$ for strict CCM (Config A).

Duty	0.5	0.7	0.9
$C_{min}^{(I)}$ [nF]	1022	514	117

るためである。一方、中 Duty 域 ($D = 0.3 \sim 0.7$) では構成 A の推力が直流駆動を最大 15% 下回る。

構成 A の 100 nF では全 Duty で電流が負側に振れ ($I_{min} = -770 \sim -200$ mA)、strict CCM 条件を満たさない。構成 B の 150 kHz では $D \leq 0.7$ で DCM、 $D \geq 0.8$ で strict CCM に移行する。 f_{PWM} を 600 kHz に上げると CCM 域は $D \geq 0.5$ まで拡大するが、低 Duty 域で DCM が残存する。これは $K_e \omega$ と V_{fw} による強制減衰で OFF 期間中の電流が簡易 LR 近似 ($L f_{PWM} \gg R(1-D)$) より速く零に達するため、 $D = 0.1$ のシミュレーションでは $f_{PWM} = 1.3$ MHz でも strict CCM に未達である。

〈4・2〉 コンデンサ容量による電流連続化 構成 A の負電流は C_C 増加で抑制できる。Table 3 に各 Duty で $I_{min} \geq 0$ を実現する閾値容量 $C_{min}^{(I)}(D)$ を示す。最も厳しい中 Duty 域 ($D = 0.5$) で約 $1 \mu F$ を要する。

C_C 増加による電流連続化は、OFF 期間長 $t_{off} = (1-D)T_{PWM}$ と LC 振動半周期 $\tau_{LC} = \pi \sqrt{L_s C_C}$ の比 t_{off}/τ_{LC} で説明できる。 C_C を大きくすると τ_{LC} が長くなり、OFF 期間中に LC 振動が半周期未満しか進まなくなって、電流が負側に振れる前に ON 期間へ復帰する。

C_C の増加に伴い、同じ Duty での推力も増加する。例えば $D = 0.5$ では $C_C = 100$ nF で $\omega = 2120$ rad/s に対し、 $C_C = 1 \mu F$ では $\omega = 2713$ rad/s と 28% 上昇する。これは前節のコンデンサ充放電による実効電圧上昇が C_C の増加で強化されるためである。Duty-推力の対応関係が変わるため、制御系の線形化テーブルや動作点依存の PID ゲインを再調整する必要がある。一方、ホバリングに必要な Duty が下がる分、Duty 上限までの制御余裕が拡大する。

〈4・3〉 ステップ応答と Duty 感度 前節までは定常状態の Duty-推力特性を扱った。実機の制御性能は (i) Duty

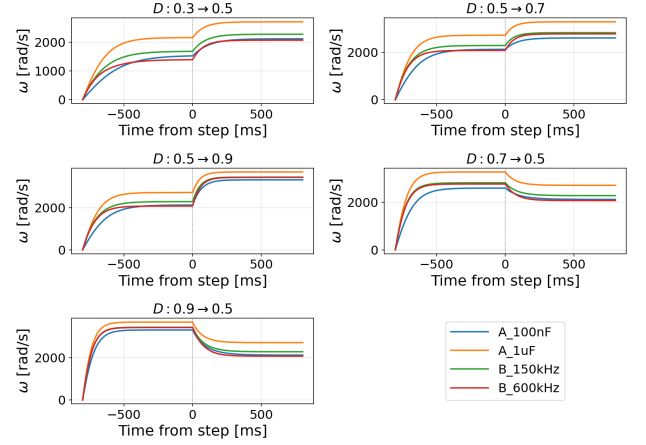


Fig. 6.: Open-loop ω response to PWM duty step (four configurations).

Table 4.: Rise time t_r [ms] (10%–90% of $\Delta\omega$).

Step	A 100 nF	A 1 μF	B 150 kHz	B 600 kHz
0.3 \rightarrow 0.5	241	172	195	162
0.5 \rightarrow 0.7	182	129	136	131
0.5 \rightarrow 0.9	130	107	112	113
0.7 \rightarrow 0.5	223	163	187	159
0.9 \rightarrow 0.5	214	159	182	164
Average	198	146	162	146

ステップに対する応答時間と (ii) 同じ Duty 変化に対する角速度変化の Duty 値ごとのばらつき (Duty 感度) で決まるため、本節ではこの 2 つを評価する。

PWM Duty に対するモータ角速度の過渡応答を、加速ステップ ($D = 0.3 \rightarrow 0.5, 0.5 \rightarrow 0.7, 0.5 \rightarrow 0.9$) と減速ステップ ($D = 0.7 \rightarrow 0.5, 0.9 \rightarrow 0.5$) の 5 パターンで 4 構成 (構成 A $C_C = 100$ nF, 構成 A $C_C = 1 \mu F$, 構成 B 150 kHz, 構成 B 600 kHz) について評価した。

Fig. 6 と Table 4 に 4 構成の角速度応答と t_r (10%–90%) を示す。strict CCM 構成 (A $1 \mu F$ と B 600 kHz) は A 100 nF より t_r が平均 26% 短く、4 構成中最速である。B 150 kHz は $D \geq 0.8$ のみ CCM となり中間に位置し、A 100 nF は全 Duty で負電流が発生するため最も遅い。

過渡特性とは独立に、Duty 動作点 D_0 における Duty 感度 $g(D_0) = \partial\omega/\partial D|_{D=D_0}$ を評価する。 D_0 間で大きく変動すると線形 PID 制御では動作点ごとのゲイン調整 (スケジューリング等) が必要となるため、 $g(D_0)$ の D_0 依存性は設計指針となる。各ステップの初期 Duty と最終 Duty の中点を D_0 とし、 $g(D_0) \approx \Delta\omega/\Delta D$ で評価した結果 (Table 5): 構成 B 600 kHz で $\pm 2\%$ 、構成 A $C_C = 1 \mu F$ で $\pm 9\%$ 、構成 A 100 nF で $\pm 14\%$ である。構成 A 100 nF の変動は中 Duty 域 ($D \approx 0.6$) の $g(D_0)$ 低下に起因し、 t_{off}/τ_{LC} が特定値の動作点で実効電圧上昇が強まる。StampFly 実機はホバリング $D \approx 0.85$ 付近の高 Duty 域で運用され、この範囲では変動が小さく固定ゲイン PID で実用カバーできる。広動作域には構成 A では Duty を変数とするゲインスケジューリング補正が望ましい。

Table 5.: Design comparison of four configurations.

	A 100 nF	A 1 μ F	B 150 kHz	B 600 kHz
strict CCM ($D \geq 0.5$)	No	Yes	No	Yes
f_{PWM} [kHz]	150	150	150	600
Duty steps (48 MHz clk)	320	320	320	80
t_r average [ms]	198	146	162	146
$g(D_0)$ variation	$\pm 14\%$	$\pm 9\%$	$\pm 6\%$	$\pm 2\%$
Schottky diode required	No	No	Yes	Yes
Hover D ($F = 9.25$ gf)	0.85	0.60	0.76	0.77
P_{in} at hover [mW]	6073	6073	6073	6074

5. コンデンサ容量を設計変数とした設計指針

〈5・1〉 シミュレーションに基づく設計指針 〈3・8〉節と4章の結果から、構成Aのコンデンサ容量 C_C には、(a) MOSFETの安全性を保証する電圧安全境界 $C_{min}^{(V)} \approx 23$ nF と、(b) 全動作域 ($D \geq 0.5$) で strict CCM を実現する電流連続化境界 $C_{min}^{(I)} \approx 1$ μ F の2つの下限境界がある。これらは2桁近く異なり、 $C_{min}^{(I)}$ が支配的な制約となる。本章では、構成A/Bそれぞれについて strict CCM を満たさない設定と実現する設定の計4構成を比較する。構成Aでは $C_C = 100$ nF と 1 μ F、構成Bでは $f_{PWM} = 150$ kHz と 600 kHz であり、これらを比較して C_C を設計変数とする構成Aの優位性と推奨設計値を導く。

Table 5 に4構成について、strict CCM 達成可否、PWM 周波数、Duty 分解能、応答時間、Duty 感度のばらつき、必要部品、ホバリング動作点のDutyと入力電力を比較した結果を示す。strict CCM を実現する手段は2つあり、構成Bでは f_{PWM} を 150 kHz から 600 kHz 以上へ大幅上昇させる必要があるのに対し、構成Aでは C_C を 100 nF から約 1 μ F に増加させるだけで達成できる。 f_{PWM} の上昇はマイコンのDuty設定分解能、すなわち f_{clock}/f_{PWM} で与えられるDutyの段数を低下させる。ESP32-S3のPWMタイマはカウンタ上限を任意整数で設定でき、PWMクロック 48 MHz では 150 kHz で 320 段、 600 kHz で 80 段となる。一方、 C_C の増加は受動素子の置換のみで完結し、Duty分解能を消費しない。応答時間でも構成A $C_C = 1$ μ F (146 ms) は構成B 600 kHz (146 ms) と同等で、構成A 100 nF (198 ms) より 26% 短い。以上から、構成Aは本回路条件下で実装の観点から合理的な設計選択肢である。

推奨される C_C は 470 nF ~ 1 μ F である。容量増加によりDuty-推力の対応関係が変わるため制御系の線形化テーブルや動作点依存のPIDゲインを初期校正で再調整する必要があるが、その代償として応答時間 26% 短縮とDuty感度の動作点依存性低下によるPID設計の単純化が得られる。StampFlyのホバリング動作点(機体重量 37 gf、1モータあたり推力 $F \approx 9.25$ gf)では4構成すべてで入力電力 $P_{in} \approx 6073$ mW が一致するため、 C_C 選定は飛行時間に影響しない。これは機械的出力が支配的で、 C_C 選定で変化するLCリップル成分の影響が相対的に小さいためである。さらに、ホバリングDutyは構成A 100 nF で $D = 0.85$ だ

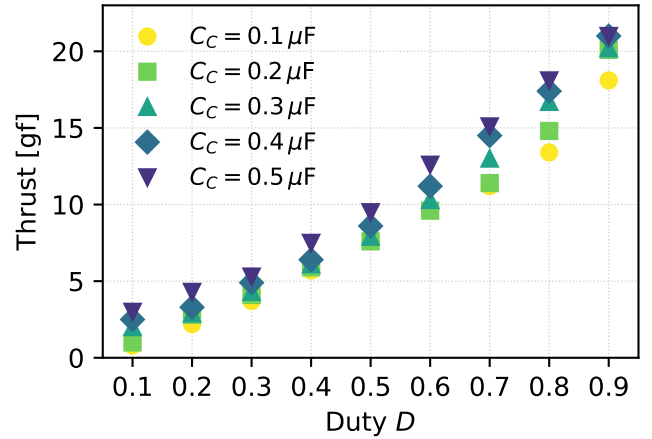


Fig. 7.: Measured thrust vs. PWM duty for Config A with five capacitance values ($V_{BAT} = 3.7$ V, $f_{PWM} = 150$ kHz). Thrust increases monotonically with C_C for all duty points, supporting the simulation-derived design guideline.

が $C_C = 1$ μ F では $D = 0.60$ となり、Duty 上限までのマージンが 0.15 から 0.40 へ約 2.7 倍に拡大する。

なお、本シミュレーションは MOSFET スwitching 損失や寄生要素を含まないため、推奨容量における絶対値の精度には留意を要する。

〈5・2〉 実機での確認 本章で導いた設計指針— C_C 増加による推力増加とホバリング Duty の低下—を実機で確認した。構成Aにおいて $C_C = 0.1, 0.2, 0.3, 0.4, 0.5$ μ F の5点でDuty $D = 0.1 \sim 0.9$ の推力を計測した結果を Fig. 7 に示す。全Dutyで C_C 増加とともに推力が単調に増加し、 $D = 0.5$ では $C_C = 0.1 \rightarrow 0.5$ μ F で 7.6 から 9.5 gf へ $+25\%$ 、 $D = 0.9$ では 18.1 から 21.0 gf へ $+16\%$ の上昇が確認された。 $D \geq 0.8$ の高Duty域では $C_C \geq 0.4$ μ F で推力が飽和する傾向も見える。これは4章のシミュレーションが示す定性傾向— C_C 増加による実効電圧上昇とDuty-推力特性の上方シフト—と整合し、 C_C を設計変数として用いる本研究の枠組みを実機で支持する結果である。なお、本シミュレーションは絶対値が実機と乖離する ($D = 0.5, C_C = 100$ nF で予測 4.6 gf、実測 7.6 gf) が、これはモータパラメータ (K_e, C_Q) 同定の精度に起因し、 C_C 依存性という相対的傾向の議論には影響しない。シミュレーション絶対値の実機校正は今後の課題である。

6. おわりに

コンデンサがフリーホイールダイオードの還流機能を兼ねる構成Aについて、Foster形2段モデルと電気機械連成シミュレーションで動作を解析した。本研究の結論は次のとおりである。

- (1) 構成AのOFF期間挙動は、 R_s, L_s, C_C からなる不足減衰LC共振として記述できる。エネルギー保存則によるピーク電圧上限から電圧安全境界 $C_{min}^{(V)} \approx 23$ nF が導かれ、実機の 100 nF は十分な余裕がある。

- (2) 100 nF 動作では全 Duty 域で OFF 期間に最大 -770 mA まで電流が負側に振れる。 C_C を約 $1 \mu\text{F}$ まで増やすと $D \geq 0.5$ 域で strict CCM (負側に振れない電流連続モード) を実現でき、設計者は C_C を介して CCM/DCM 境界を選択できる。
- (3) シミュレーション上では構成 A $C_C = 1 \mu\text{F}$ および構成 B 600 kHz は構成 A 100 nF と比較して立ち上がり時間が平均 198 ms から 146 ms へと 26% 短縮する。Duty 感度 $g(D_0)$ の D_0 間変動は構成 B 600 kHz で $\pm 2\%$ 、構成 A $C_C = 1 \mu\text{F}$ で $\pm 9\%$ 、構成 A 100 nF で $\pm 14\%$ である。StampFly のホバリング動作 ($D \approx 0.85$) は変動の小さい高 Duty 域に位置するため固定ゲイン PID で運用でき、広動作域での線形 PID 制御は構成 A ではゲインスケジューリング補正で対応可能である。さらにホバリング Duty の上方制御余裕は 0.15 から 0.40 へ約 2.7 倍に拡大する。
- (4) 構成 B で全 Duty 域 strict CCM 化に必要な f_{PWM} は 1 MHz 超と判明し、これは 48 MHz クロックでは Duty の段数を 48 段以下に低下させる。構成 A は C_C の増加により同等の応答性能を Duty 段数を維持したまま実現できるため、本回路条件下で実装の観点から合理的な設計選択肢である。
- (5) コンデンサ容量を設計変数とする本研究の枠組みは、電気時定数が機械時定数より大幅に小さい小型ブラシモータ駆動回路における還流経路設計の一般的指針として活用でき、コアレスモータをはじめとする類似条件の系に直接適用できる。

StampFly 実機が 100 nF で飛行可能なのは、機械慣性が電流不連続性を平均化し PID で吸収するためである。本研究の主張は制御性能上限の引き上げ (応答性と PID 設計単純化) であり、高機動制御や急峻な姿勢追従、外乱応答性が制御品質を左右する用途で構成 A が優位となる。

今後の課題は、(1) シミュレーション絶対値の実機校正、(2) Fig. 4 のシミュレーションと実機の振幅差を低減するモデル改善、(3) MOSFET スイッチング損失や ESR・配線インダクタンス等の寄生要素を含めた場合の結果への影響評価、(4) 実機での消費電力・効率測定による飛行時間への影響の定量化、である。

文 献

- (1) M5Stack: StampFly, <https://github.com/m5stack/M5StampFly>
- (2) W.McMurray, "Optimum Snubbers for Power Semiconductors," IEEE Trans. on Industry Applications, Vol. IA-8, Issue 5, pp.593-600, 1972.
- (3) A.Brambilla, E.Dallago, "Analysis and Design of Snubber Circuits for High-power GTO DC-DC Converters," IEEE Trans. on Power Electronics, Vol.9, No.1, pp.7-17, 1994.
- (4) C.L.Chen, C.J.Tseng, "Passive lossless snubbers for DC/DC converters," IEE Proceedings - Circuits, Devices and Systems, Vol.145, Issue 6, pp.396-401, 1998.
- (5) H.Mao et al., "Lossless snubber circuits for current doubler rectifiers to reduce reverse-recovery losses," 29th Ann. Conf. of the IEEE Industrial

- Electronics Society, Vol.3, pp.2639-2644, 2003.
- (6) M.Mohammadi, E.Adib, "Reducing Turn off Losses with a Passive Lossless Snubber for Boost Converter," The 5th Ann. Int. Power Electronics, Drive Systems and Technologies Conf. (PEDSTC 2014), pp.385-389, 2014.
- (7) L. Che, Y. Dong, G. Lei, "Design Optimization of RC Snubber Circuit for A SiC Power Module," 23rd Int. Conf. on Electronic Packaging Technology (ICEPT), pp.1-6, 2022.
- (8) B.J.Park et al., "Drain-Voltage Assessment-Based RC Snubber Design Approach for GaN HEMT Flyback Converters," Electronics, Vol.15, No.2, Art. No. 271, 2026.
- (9) G.C.Hua, C.S.Leu, Y.M.Jiang, F.C.Lee, "Novel zero-voltage-transition PWM converters," 23rd Annual IEEE Power Electronics Specialists Conf., Vol.1, pp.55-61, 1992.
- (10) S.J.Finney, B.W.Williams, T.C.Green, "The RCD snubber revisited," IEEE Trans. on Industry Applications, Vol.32, No.1, pp.155-160, 1996.
- (11) <https://akizukidenshi.com/catalog/g/g117632/>
- (12) R. M. Foster, "A Reactance Theorem," Bell System Technical Journal, Vol.3, No.2, pp.259-267, 1924.
- (13) B. K. Sen, R. L. Wheeler, "Skin Effects Models for Transmission Line Structures using Generic SPICE Circuit Simulators," Proc. IEEE 7th Topical Meeting on Electrical Performance of Electronic Packaging (EPEP'98), pp.128-131, 1998.

伊藤 恒平 (非会員) 2000 年防衛大学大学院理工学研究科修了、防衛庁技術研究本部入庁。2015 年筑波大学大学院システム情報工学研究科博士課程修了。2023 年より金沢工業大学情報理工学部ロボティクス学科教授。制御工学、システム工学、小型マルチコプタの飛行制御に関する研究に従事。教育用途のオープンソース小型マルチコプタ StampFly の開発者。博士 (工学)。

秋田 純一 (非会員) 1998 年東京大学大学院工学系研究科電子情報工学専攻博士課程修了。金沢大学工学部助手、公立はこだて未来大学システム情報科学部講師、金沢大学理工学域電子情報学類准教授を経て、同大融合研究域融合科学系教授。集積回路設計 (特に CMOS イメージセンサ)、画像センシングシステム、ウェアラブルコンピューティング、インタラクティブシステムに関する研究に従事。博士 (工学)。